ESCOLA UNIVERSITARIA POLITECNICA
DE VILANOVA I LA GELTRU

BRANCA: TELECOMUNICACIO

Prácticas de Electrónica Aplicaciones: 1ª parte
Curso 1994-1995

Profesores:
Francisco Castillo
Francesc Guinjoan
Luis García de Vicuña

UNIVERSITAT POLITECNICA DE CATALUNYA

Prácticas de Electrónica Aplicaciones: 1ª parte
Curso 1994-1995

Profesores:
Francisco Castillo
Francesc Guinjoan
Luis García de Vicuña

Práctica 1: Simulación de un amplificador de dos etapas mediante PSpice

1. Introducción

El programa PSpice permite simular circuitos complejos y determinar parámetros de interés del circuito sin la necesidad de tener que calcular estos parámetros manualmente. Este programa permite tres tipos de simulaciones básicas: análisis continua, análisis de la respuesta en frecuencia (alterna), y el análisis temporal del circuito (transitoria).

El objetivo de esta práctica es familiarizar al alumno con el PSpice, permitiéndole evaluar el uso de dicho programa, comprobar el comportamiento en señal de los amplificadores, así como apreciar la influencia que tiene cada componente sobre la respuesta en frecuencia. También sirve para verificar que el modelo en pi utilizado para los transistores BJT es válido y ver de forma cualitativa el efecto de la realimentación negativa.

2. Material necesario

Es necesario disponer del sistema operativo DOS con el programa de enlace por red, así como un diskette más para grabar los ficheros de la práctica. Ambos diskettes han de ser de 3-1/2" y de doble densidad.

3. Análisis Teórico

El circuito básico que se va a emplear en la práctica es el amplificador de dos etapas mostrado en la figura 1.

Cada una de estas dos etapas corresponde a una configuración en emisor común. Cada transistor BJT será modelado en alta frecuencia mediante el circuito mostrado en la figura 2, que corresponde al modelo en π del transistor.

1) Calcular la ganancia de tensión a frecuencias medias y el polo dominante de cada etapa tomando en cuenta los efectos de carga y sabiendo que $r_x = 100\Omega$, $r_\pi = 1k\Omega$, $C_\pi = 2pF$, $C_\mu = 1pF$ y $g_m = 20E\text{-}3$ mhos.

2) Conociendo la ganancia de tensión a frecuencias medias así como el polo dominante de cada etapa, calcular la ganancia a frecuencias medias y la frecuencia superior de corte del amplificador de dos etapas.

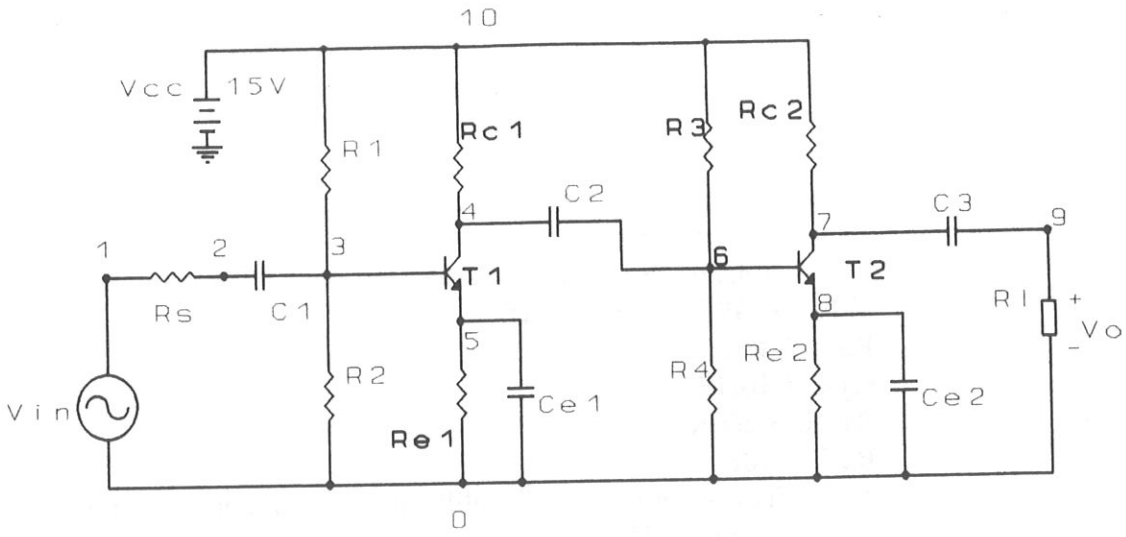


Figura 1. Amplificador de dos etapas.

$R_s = 150\Omega$, $C_1 = 10\mu F$, $R_1 = 200k\Omega$, $R_2 = 50k\Omega$, $R_{e1} = R_{e2} = 3{,}6k\Omega$, $R_{c1} = 12k\Omega$, $C_2 = 10\mu F$
$R_3 = 120k\Omega$, $R_4 = 30k\Omega$, $R_{c2} = 6{,}8k\Omega$, $C_{e1} = 3{,}6k\Omega$, $C_{e2} = 25\mu F$, $C_3 = 10\mu F$, $R_L = 10k\Omega$

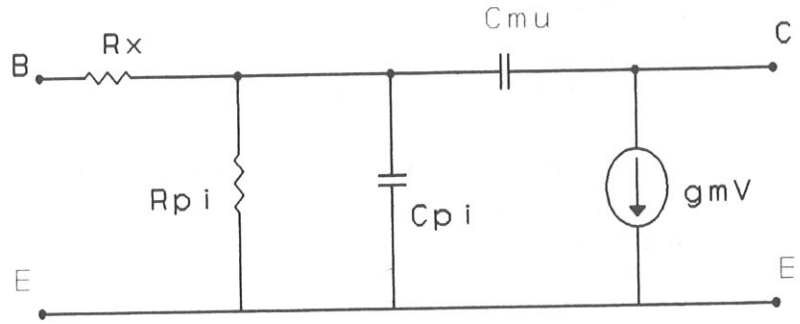


Figura 2. Modelo en pi para el transistor BJT NPN.

4. Trabajo de laboratorio

4.1 Simulación transitoria

El primer paso para utilizar el programa PSpice que reside en la red, es arrancar el PC utilizando un sistema operativo adecuado. Una vez que aparece en pantalla el cursor del dos, se puede proceder a la utilización del PSpice. Para ello, ejecutar siempre el PSpice desde la disquetera **a:**.

Para editar el fichero de descripción del circuito (de *extensión* .cir), utilizar cualquier editor de texto ASCII que se encuentra en la red (como el Norton Editor o el editor de Turbo C/Pascal, etc.). A continuación se muestra la especificación que se ha de utilizar para el circuito de la figura 1:

```
Amplificador de dos Etapas
VCC 10 0 DC 15V
*       Tension de entrada es sinusoidal de 1 mV pico y 10Hz
VIN 1 0 SIN(0V 1MV 10HZ)
RS 1 2 150
C1 2 3 10UF
R1 10 3 200K
R2 3 0 50K
*       Transistores X1 y X2 utilizan el subcircuito BJTNPN
X1 4 3 5 BJTNPN
X2 7 6 8 BJTNPN
RC1 10 4 12K
RE1 5 0 3.6K
CE1 5 0 15UF
C2 4 6 10UF
R3 10 6 120K
R4 6 0 30K
RC2 10 7 6.8K
RE2 8 0 3.6K
CE2 8 0 25UF
C3 7 9 10UF
RL 9 0 10K
*       Analisis transitoria (TRAN) de 0 a 0.5 segundos
*       con un incremento de 0.01 segundos
.TRAN 0.01S 0.5S
.PROBE
.END
```

En esta descripción X1 y X2 representan los dos transistores que hacen referencia a un subcircuito BJTNPN. Este subcircuito no ha sido especificado y lo habéis de realizar. El subcircuito que habéis de utilizar ha de corresponder al modelo en π mostrado en la figura 3. Tomar en cuenta también que el orden de los nodos ha de coincidir con las declaraciones de X1 y X2 que son:

X<nombre> <colector> <base> <emisor> BJTNPN

Una vez completada la especificación del subcircuito, entonces se puede proceder a la simulación. Observar que la línea .TRAN indica que vamos a realizar una simulación temporal, y que nuestra fuente de tensión de entrada (VIN) es de 10Hz.

Si una vez ejecutado el PSpice se detecta algún error, entonces el programa fracasará en su intento de simular y saldrá al sistema operativo. Para ver que error ha detectado el PSpice, editar el fichero <diseño>.OUT con un editor de texto. El error aparecerá claramente indicado.

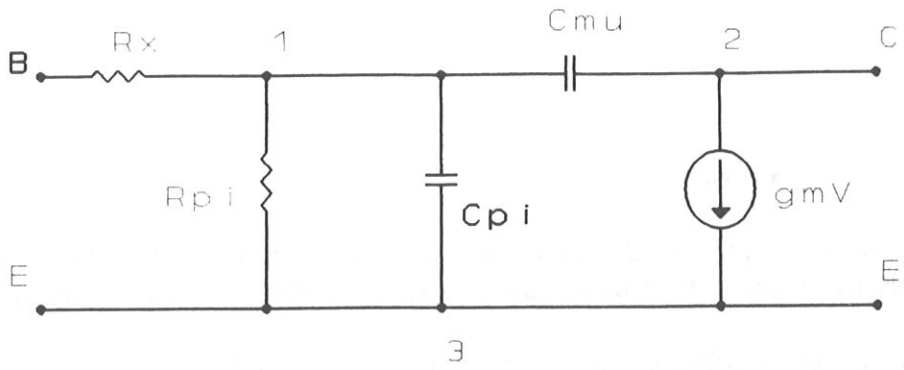


Figura 3. Subcircuito para el BJT NPN.

Si el PSpice no detecta ningún error, entonces aparecerá en pantalla un indicador de las iteraciones de simulación que se están efectuando actualmente a diferentes instantes de tiempo.

Una vez acabada la simulaión arrancar el probe. Mostrar la tensión V(9), que es la que corresponde a la tensión de salida. Ha de aparecer una señal sinusoidal, medir su amplitud y anotar en la tabla 1.

Frecuencia	Vm(9)	Ganancia
10 Hz		
100		
1k		
100k		
1M		
10M		

Tabla 1.

Repetir el procedimiento para cada una de las frecuencias mostradas en la tabla, para ello se debe cambiar dos cosas. Primero se debe cambiar la VIN a la frecuencia deseada y despues se debe cambiar los tiempos en la instrucción .TRAN para que abarque en pantalla un número razonable de períodos. Como guía, utilizar para el tiempo final unas 5 veces el período de la tensión de entrada, y un incremento de tiempo 50 veces menor al tiempo final. Por ejemplo, para la simulación hecha a 10Hz:

período = 1/f = 1/10Hz = 0,1 segundos

tiempo final = (5)(0,1 seg) = 0,5 segundos

incremento = (0,5 seg)/50 = 0,01 segundos

4.2 Simulación en alterna

Una forma mas práctica de visualizar la ganancia a diferentes frecuencias es haciendo un barrido de frecuencias. Para hacer esto necesitamos efectuar una simulación en alterna.

Cambiar la especificación de la tensión de entrada VIN a:

VIN 1 0 AC 1MV

y borrar la línea .TRAN sustituyéndola por:

.AC DEC 10 10HZ 100MEGHZ

indicando que se efectuará un barrido lineal en frecuencia desde los 10Hz a los 100MHz utilizando 10 puntos por década. Entonces ejecutar una vez más el PSpice y luego el probe. Dibujar sobre la pantalla gráfica la ganancia del amplificador (Vm(9)/Vm(1)). Luego, añadir otra pantalla gráfica (opción plot_control) y dibujar sobre esta segunda el desfase de la tensión de salida(Vp(9)). Dibujar estas gráficas en el informe de la práctica.

Medir la ganancia a frecuencias medias así como la frecuencia superior e inferior de corte (usar la opción de cursor), comparar con las teóricas. Dibujar estas gráficas en el informe indicando los diferentes puntos de interés.

Ahora añadir una realimentación desde el nodo 6 al nodo 2 que consistirá en un condensador $C_F = 10\mu F$ en serie con una resistencia $R_F = 10k\Omega$. El condensador simplemente sirve de desacoplo (en señal actúa como un cortocircuito), para evitar que pase una señal continua y consecuentemente que cambie el punto de trabajo de nuestro circuito. Como es previsible, la realimentación negativa causará un efecto sobre la respuesta en frecuencia. Encontrar la nueva ganancia a frecuencias medias así como los polos en alta y baja frecuencia, dibujar la nueva ganancia y fase de V(9). Utilizar la siguiente expresión para calcular el producto ganancia-ancho de banda para el caso realimentado así como para el caso no realimentado:

$$GBW = p_1 * A_o$$

donde:

- GBW = producto ganancia-ancho de banda
- p_1 = polo dominante en alta frecuencia
- A_o = ganancia a frecuencias medias

Comparar los resultados obtenidos en ambos casos.

ELECTRONICA APLICACIONES

PRACTICA 2

RESPUESTA EN FRECUENCIA DE AMPLIFICADORES ELECTRONICOS

PRACTICA 2:RESPUESTA EN FRECUENCIA DE AMPLIFICADORES ELECTRONICOS

1. INTRODUCCION:

Esta práctica estudia la respuesta en frecuencia de una etapa amplificadora en emisor común. Dicha respuesta en frecuencia depende básicamente de los condensadores externos añadidos al amplificador, así como de las capacidades internas del propio dispositivo activo. En general, los condensadores externos añadidos tienen por objeto el desacoplo contínua-alterna, la mejora de la ganancia a frecuencias medias (condensador de emisor) y son del orden de μF. Por contra, las capacidades internas del transistor suelen ser del orden de pF. Esta disparidad de valores justifica un estudio por zonas de la respuesta en frecuencia (respuesta en baja, media y alta frecuencia) en las cuales se desprecia, según la zona, el efecto de dichos elementos capacitivos. El circuito objeto de la práctica añade a los condensadores anteriores, dos condensadores en la red de salida, del orden de nF, confiriendo al circuito una respuesta en frecuencia de tipo "paso-banda". En este caso, el estudio por zonas de frecuencia no se justifica tan sencillamente como en el caso clásico.
Los objetivos de esta práctica son por tanto dos:

* Justificar teóricamente el estudio por zonas de frecuencia. Este es el cometido del estudio previo.

* Corroborar experimentalmente en el laboratorio los resultados teóricos obtenidos.

2. ESTUDIO PREVIO

2.1 INTRODUCCION

El circuito objeto de la práctica se representa en la figura 1, siendo los valores de los parámetros:

R_1=27KΩ ; R_2=12KΩ ; R_E=470Ω : R_c=R_L=R=1KΩ ; P=potenciómetro de 10KΩ
V_{CC}=12V ; C_1=22μF ; C_E=50μF ; C_2 = C_3=C=68nF

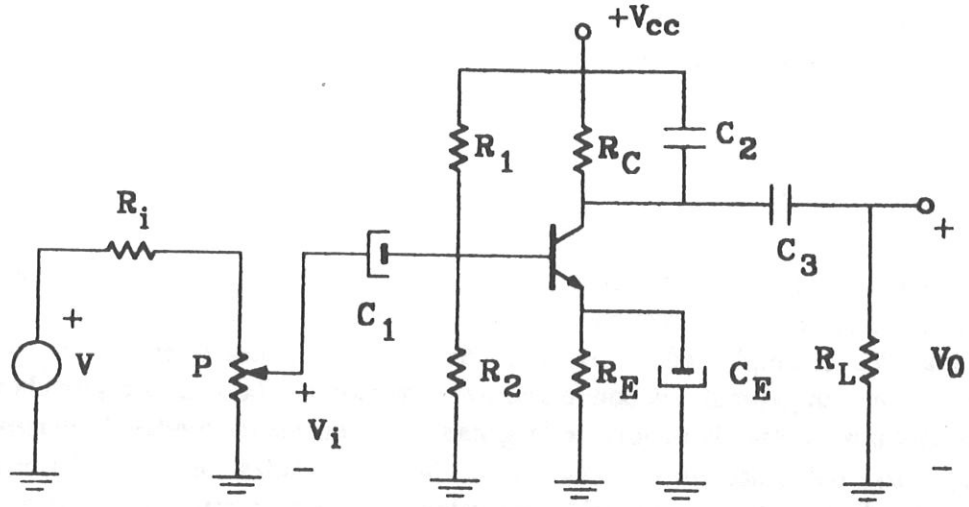
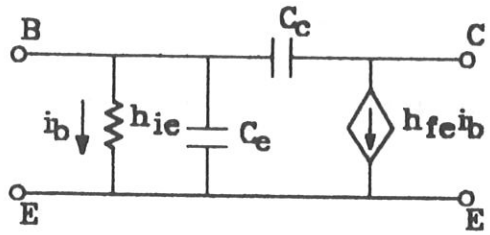


Figura 1

Transitor: BC 108
Parámetros: h_{ie}=2KΩ ; h_{fe}=200 ; C_e=9pF ; C_c=2,5pF
Modelo:



2.1 ESTUDIO EN LA ZONA DE BAJA-MEDIA FRECUENCIA

2.1.1 Efecto conjunto de los condensadores externos

A) Dibuje el circuito equivalente de la etapa amplificadora en la zona de baja-media frecuencia, **considerando el efecto de todos los condensadores externos** y dejando en circuito abierto los condensadores internos del transistor.

Se denominará por $A_e(s)=V_o(s)/V_i(s)$ la función de transferencia exacta en dicha zona.

B) A partir del estudio asintótico en $s\to 0$ y $s\to\infty$ deduzca que, en el margen de frecuencias bajo estudio, la función de transferencia $A_e(s)=V_o(s)/V_i(s)$ presenta:

* Dos ceros en el origen
* Un cero en el infinito

C) Obtenga la función de transferencia $A_e(s)=V_o(s)/V_i(s)$, expresándola como:

$$A_e(s)=V_o(s)/V_i(s)=[V_o(s)/i_b(s)].[i_b(s)/V_i(s)]=H_{MF}(s).H_{LF}(s)$$

donde $H_{MF}(s)=V_o(s)/i_b(s)$, $H_{LF}(s)=i_b(s)/V_i(s)$

D)Deduzca el valor numérico de los polos y ceros de $A_c(s)$

E) Dibuje, en una misma gráfica semilogarítmica el diagrama de Bode del módulo de $H_{MF}(s)$, $H_{LF}(s)$ y $A_c(s)$. A la vista del resultado, la zona de interés de la respuesta en frecuencia del circuito es el entorno en el cual la ganancia pasa por su valor máximo (respuesta de tipo paso-banda). Deduzca que en dicha zona se cumple:

$$A_c(s) \cong H_{MF}(s) . \lim_{s \to \infty} H_{LF}(s)$$

2.1.2 Efecto de los condensadores de la red de salida

F) Tras obtener el circuito equivalente de la etapa amplificadora considerando cortocircuitos los condensadores C_1 , C_E y circuitos abiertos los condensadores internos del transistor, deduzca en este último supuesto la función de transferencia $A_a(s)=V_o(s)/V_i(s)$, donde $A_a(s)$ designa la función de transferencia aproximada en dicha zona. Compruebe que se cumple:

$$A_a(s) = H_{MF}(s) . \lim_{s \to \infty} H_{LF}(s)$$

Los resultados obtenidos en este apartado del estudio previo permiten considerar en la zona de interés **los condensadores C_1 y C_E como cortocircuitos.**

2.2 ESTUDIO EN LA ZONA DE MEDIA-ALTA FRECUENCIA

G) En dicha zona, el circuito equivalente resultante de considerar los condensadores internos del transistor así como los condensadores de la red de salida C_2 y C_3 es el representado en la figura 2:

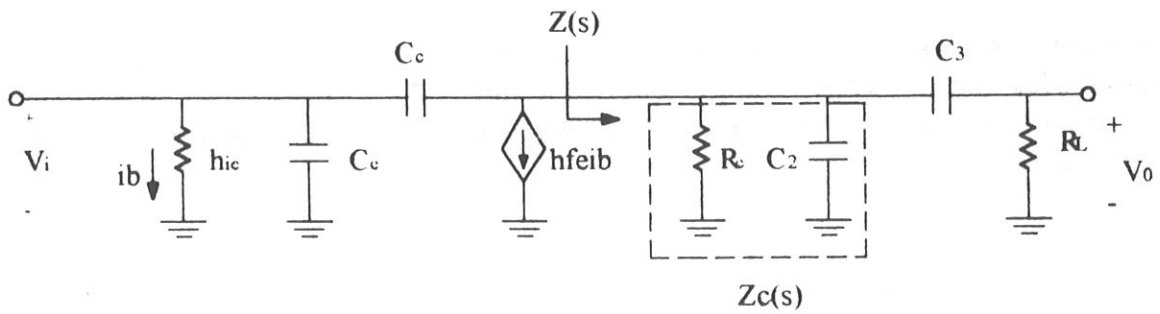


Figura 2

G) En el circuito anterior deduzca que la función de transferencia $A_{HFe}(s)=V_o(s)/V_i(s)$, donde $A_{HFe}(s)$ designa la función de transferencia exacta en alta frecuencia, puede expresarse como:

$$A_{HFe}(s) = \frac{V_0}{V_i}(s) = \left[\frac{C_C s\left(h_{ie} + h_{fe}Z(s)\right)}{h_{ie}\left(1 + Z(s)C_C s\right)} - \frac{h_{fe}}{h_{ie}}\right]\frac{R_L Z_C(s)}{Z_C(s) + R_L + \dfrac{1}{C_3 s}}$$

Obsérvese que si $C_c=0$ la expresión anterior coincide con $A_a(s)$, y por tanto la contribución en alta frecuencia de las capacidades internas del transistor es debida al término:

$$\left[\frac{C_C s\left(h_{ie} + h_{fe}Z(s)\right)}{h_{ie}\left(1 + Z(s)C_C s\right)} - \frac{h_{fe}}{h_{ie}}\right]$$

I) Demuestre que, en el caso de que pueda considerarse $C_C, C_e << C_2, C_3$ el término anterior introduce exclusivamente un cero en

$$Z = \frac{h_{fe}}{h_{ie}C_C}$$

Calcule el valor de dicho cero y compruebe que es mucho mayor que las singularidades introducidas por $A_a(s)$.

El resultado de este apartado permite considerar en la zona de interés los condensadores internos como circuitos abiertos.

Conclusión general: en la zona de interés, los condensadores C_1, C_E pueden ser considerados **cortocircuitos** mientras que los condensadores internos del dispositivo pueden ser considerados **circuitos abiertos, siendo la función de transferencia de la etapa $A_a(s)$.**

2.3 POLARIZACION

2.3.1 Frecuencia de cálculo de la red de polarización

J) Justifique que si se desea polarizar al transistor para que la etapa tenga máxima excursión simétrica , los cálculos de polarización deben efectuarse a la frecuencia de resonancia ω_r para la cual $|A_a(j\omega_r)|$ es máxima, siendo dicha frecuencia:

$$\omega_r = \frac{1}{\sqrt{R_C R_L C_2 C_3}}$$

si $R_C = R_L = R, C_2 = C_3 = C$, la expresión anterior puede escribirse como:

$$\omega_r = \frac{1}{RC}$$

2.3.2 Cálculo de componentes (I_{CQ},V_{CEQ}, R_E, R_1, R_2)

Con los supuestos anteriores, las ecuaciones que describen el circuito son:

Malla de colector (recta de carga en contínua):

$$V_{CC} = [R_C + R_E]I_{CQ} + V_{CEQ} \qquad (1)$$

Malla de base:

$$\frac{V_{CC}R_1}{R_1 + R_2} = [R_1 \,//\, R_2]I_{BQ} + V_{BEQ} + I_{CQ}R_E$$

teniendo en cuenta que:

$V_{BEQ} = 0.7V; I_{CQ} = h_{FE}I_{BQ}; h_{FE}R_E >> [R_1 \,//\, R_2]$ la ecuación previa se expresa:

$$\frac{V_{CC}R_1}{R_1 + R_2} \cong 0.7 + I_{CQ}R_E \qquad (2)$$

Recta de carga en alterna:

En la malla colector, y a la frecuencia de resonancia ω_r puede escribirse que:

$$v_{ce} + i_c|Z(j\omega_r)| = 0$$

donde, si $R_C = R_L = R, C_2 = C_3 = C$

$$|Z(j\omega_r)| = \frac{\sqrt{2}}{3}R \cong 0.5R$$

y por tanto la recta de carga en alterna viene dada por:

$$v_{ce} + 0.5Ri_C = 0$$

En el punto de máxima excursión simétrica se cumplirá:

$$I_{CQ} = \frac{V_{CEQ}}{0.5R} \qquad (3)$$

con los datos especificados en la introducción, el proceso de cálculo de componentes es el siguiente:

1- Se elige de forma arbitraria $V_{CEQ} = 3V$

2- De la ecuación (3) se deduce que $I_{CQ} = 6mA$

3- Sustituyendo los valores de I_{CQ}, V_{CEQ} en (1) se deduce el valor de $R_E = 470\Omega$

4-Sustituyendo los valores anteriores en (2) y aplicando la condición $h_{FE}R_E >> [R_1 \,//\, R_2]$ se obtiene $R_1 = 27K\Omega; R_2 = 12K\Omega$

2.4 RESPUESTA TEMPORAL DEL AMPLIFICADOR

K) Halle la expresión de Vo(t) si Vi(t)=u(t) (función escalón unidad), recordando que la función de transferencia del amplificador en la zona de interés es $A_v(s)$. A la vista del resultado deduzca cual habría de ser la mínima frecuencia de una onda cuadrada aplicada a la entrada del amplificador afin de que pudiera apreciarse el régimen estacionario en la forma de onda de salida.

3. LABORATORIO

3.1 Determinación de la respuesta en frecuencia de la etapa:

Para determinar experimentalmente el diagrama de Bode en módulo y fase del sistema se realizará el montaje especificado en la figura 3:

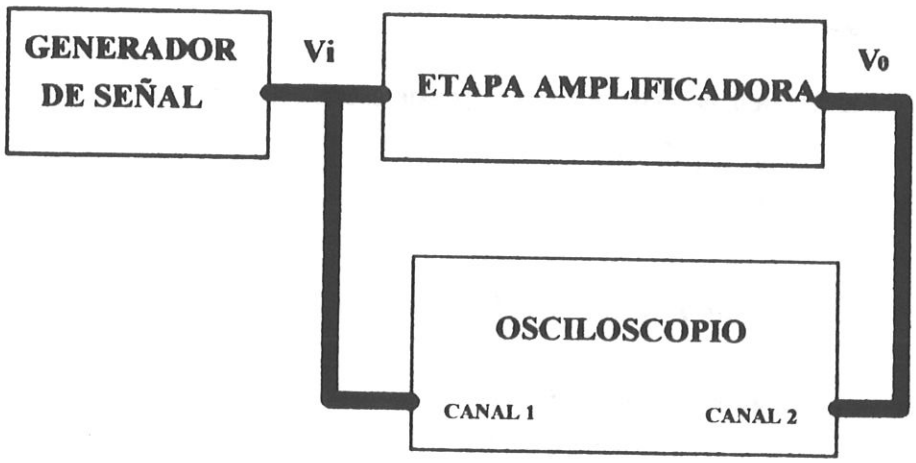


Figura 3

Se conectará al canal 1 la señal Vi de entrada del amplificador, y al canal 2 la señal de salida. La amplitud de la señal de entrada se regulará mediante el potenciómetro P de forma que la salida no presente distorsión, cualquiera que sea la frecuencia del generador de señal.

1- Medir la frecuencia de resonancia, para la cual la señal de salida es máxima.

2- Para el siguiente conjunto de valores de frecuencia de la señal de entrada, expresados en KHz, medir la ganancia del circuito así como el desfase relativo entre ambas señales:

Frecuencias de medida: de 0.1KHz a 1KHz en pasos de 0.2KHz
de 1KHz a 10KHz en pasos de 1KHz
de 10KHz a 20KHz en pasos de 2KHz

Consigne sus resultados en una tabla con el siguiente formato:

Tensión de entrada V_i=..... (V)

Frecuencia (KHz)	Tensión de salida (V)	Ganancia (dB)	Desfase (grados)

A partir de la tabla anterior dibuje el diagrama de Bode experimental de la respuesta en frecuencia del amplificador, comparándolo con el dibujado en el estudio previo. Comente el resultado.

3- Determine experimentalmente las frecuencias superior e inferior de corte

3.2 Determinación de la respuesta temporal del amplificador

Aplique a la entrada del sistema una onda cuadrada de 500Hz y dibuje la forma de onda de salida.

1- A partir de la forma de onda anterior determine el valor en régimen estacionario de la salida, indicando si era teóricamente previsible por simple inspección del circuito.

2- Aumente la frecuencia de la señal cuadrada de entrada dibujando cualitativamente la evolución de la forma de onda de salida. Es coherente con lo que ha deducido en el apdo 2.4 del estudio previo?

A.F. SILICON PLANAR EPITAXIAL TRANSISTORS

N-P-N transistors in TO-18 metal envelopes with the collector connected to the case.

The **BC107** is primarily intended for use in driver stages of audio amplifiers and in signal processing circuits of television receivers.

The **BC108** is suitable for multitude of low-voltage applications e.g. driver stages or audio preamplifiers and in signal processing circuits of television receivers.

The **BC109** is primarily intended for low-noise input stages in tape recorders, hi-fi amplifiers and other audio-frequency equipment.

QUICK REFERENCE DATA

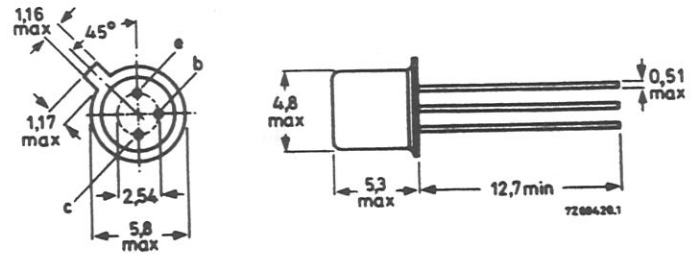
			BC107	BC108	BC109	
Collector-emitter voltage (V_{BE} = 0)	V_{CES}	max.	50	30	30	V
Collector-emitter voltage (open base)	V_{CEO}	max.	45	20	20	V
Collector current (peak value)	I_{CM}	max.	200	200	200	mA
Total power dissipation up to T_{amb} = 25 °C	P_{tot}	max.	300	300	300	mW
Junction temperature	T_j	max.	175	175	175	°C
Small-signal current gain at T_j = 25 °C	h_{fe}	>	125	125	240	
I_C = 2 mA; V_{CE} = 5 V; f = 1 kHz		<	500	900	900	
Transition frequency at f = 35 MHz I_C = 10 mA; V_{CE} = 5 V	f_T	typ.	300	300	300	MHz
Noise figure at R_S = 2 kΩ						
I_C = 200 μA; V_{CE} = 5 V f = 30 Hz to 15 kHz	F	typ.	–	–	1,4	dB
		<	–	–	4,0	dB
f = 1 kHz; B = 200 Hz	F	typ.	2	2	1,2	dB

MECHANICAL DATA

Dimensions in mm

Fig. 1 TO-18.

Collector connected to case



Accessories: 56246 (distance disc).

Products approved to CECC 50 002-076/078.

RATINGS

Limiting values in accordance with the Absolute Maximum System (IEC 134)

			BC107	BC108	BC109	
Collector-base voltage (open emitter)	V_{CBO}	max.	50	30	30	V
Collector-emitter voltage (V_{BE} = 0)	V_{CES}	max.	50	30	30	V
Collector-emitter voltage (open base)	V_{CEO}	max.	45	20	20	V
Emitter-base voltage (open collector)	V_{EBO}	max.	6	5	5	V
Collector current (d.c.)	I_C	max.		100		mA
Collector current (peak value)	I_{CM}	max.		200		mA
Emitter current (peak value)	$-I_{EM}$	max.		200		mA
Base current (peak value)	I_{BM}	max.		200		mA
Total power dissipation up to T_{amb} = 25 °C	P_{tot}	max.		300		mW
Storage temperature	T_{stg}			−65 to + 175		°C
Junction temperature	T_j	max.		175		°C

THERMAL RESISTANCE

From junction to ambient in free air	$R_{th\ j\text{-}a}$	=	0,5	K/mW
From junction to case	$R_{th\ j\text{-}c}$	=	0,2	K/mW

CHARACTERISTICS

T_j = 25 °C unless otherwise specified

Collector cut-off current				
I_E = 0; V_{CB} = 20 V; T_j = 150 °C	I_{CBO}	<	15	μA
Base-emitter voltage *				
I_C = 2 mA; V_{CE} = 5 V	V_{BE}	typ.	620	mV
			550 to 700	mV
I_C = 10 mA; V_{CE} = 5 V	V_{BE}	<	770	mV
Saturation voltages **				
I_C = 10 mA; I_B = 0,5 mA	V_{CEsat}	typ.	90	mV
		<	250	mV
	V_{BEsat}	typ.	700	mV
I_C = 100 mA; I_B = 5 mA	V_{CEsat}	typ.	200	mV
		<	600	mV
	V_{BEsat}	typ.	900	mV

* V_{BE} decreases by about 2 mV/K with increasing temperature.
** V_{BEsat} decreases by about 1,7 mV/K with increasing temperature.

Collector capacitance at f = 1 MHz						
$I_E = I_e$ = 0; V_{CB} = 10 V	C_c	typ.		2,5		pF
Emitter capacitance at f = 1 MHz						
$I_C = I_c$ = 0; V_{EB} = 0,5 V	C_e	typ.		9		pF
Transition frequency at f = 35 MHz						
I_C = 10 mA; V_{CE} = 5 V	f_T	typ.		300		MHz
			BC107	BC108	BC109	
Small signal current gain at f = 1 kHz						
I_C = 2 mA; V_{CE} = 5 V	h_{fe}	>	125	125	240	
		<	500	900	900	
Noise figure at R_S = 2 kΩ						
I_C = 200 μA; V_{CE} = 5 V						
f = 30 Hz to 15 kHz	F	typ.			1,4	dB
		<			4	dB
f = 1 kHz; B = 200 Hz	F	typ.	2	2	1,2	dB
		<	10	10	4	dB
			BC107A BC108A	BC107B BC108B BC109B	BC108C BC109C	
D.C. current gain						
I_C = 10 μA; V_{CE} = 5 V	h_{FE}	>		40	100	
		typ.	90	150	270	
I_C = 2 mA; V_{CE} = 5 V	h_{FE}	>	110	200	420	
		typ.	180	290	520	
		<	220	450	800	
h parameters at f = 1 kHz (common emitter)						
I_C = 2 mA; V_{CE} = 5 V						
		>	1,6	3,2	6	kΩ
Input impedance	h_{ie}	typ.	2,7	4,5	8,7	kΩ
		<	4,5	8,5	15	kΩ
Reverse voltage transfer ratio	h_{re}	typ.	1,5	2	$3\ 10^{-4}$	
		>	125	240	450	
Small signal current gain	h_{fe}	typ.	220	330	600	
		<	260	500	900	
		typ.	18	30	60	$\mu\Omega^{-1}$
Output admittance	h_{oe}	<	30	60	110	$\mu\Omega^{-1}$

Typical behaviour of collector current versus collector-emitter voltage

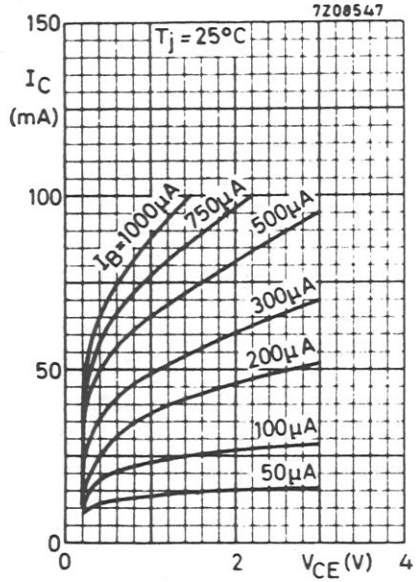


Fig. 2.

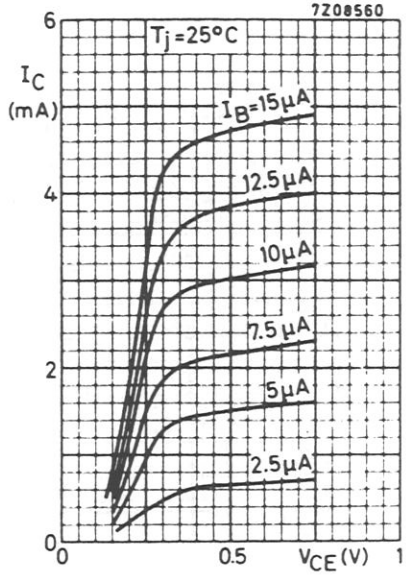


Fig. 3.

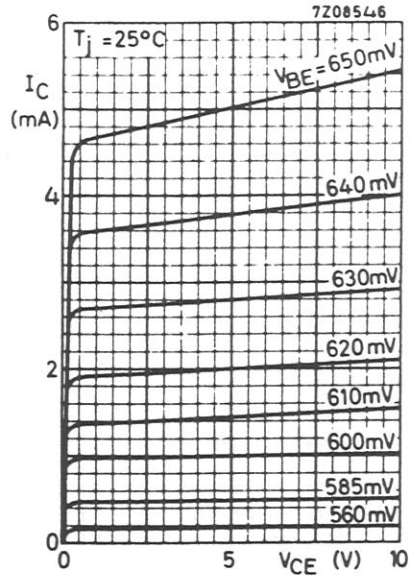


Fig. 4.

Typical behaviour of collector current versus collector-emitter voltage

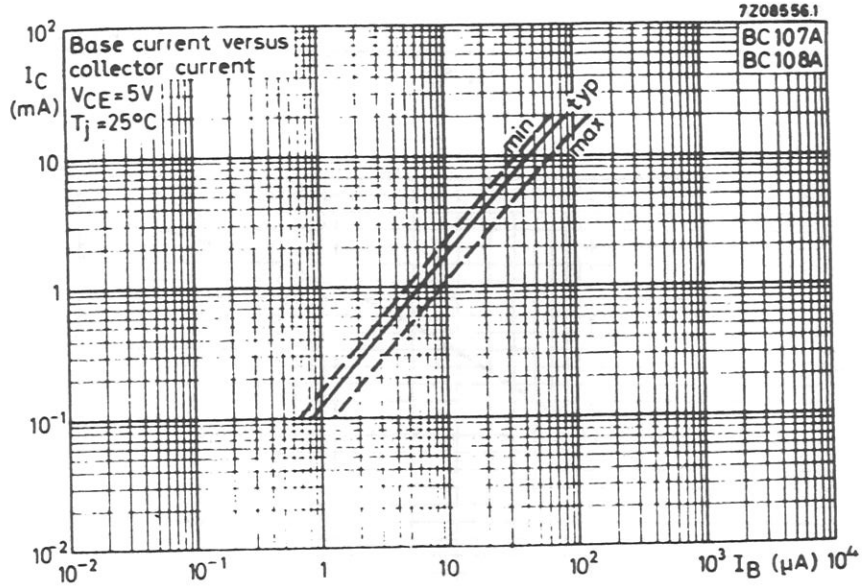


Fig. 5.

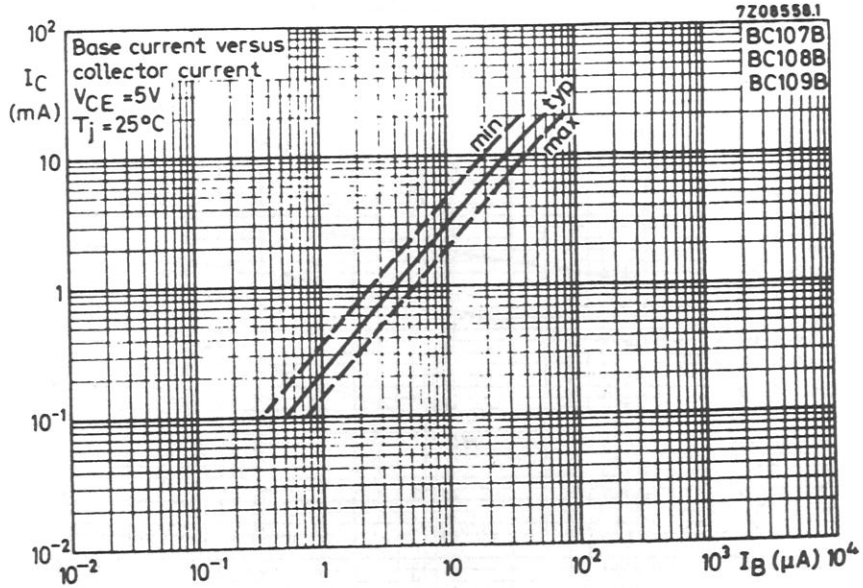


Fig. 6.

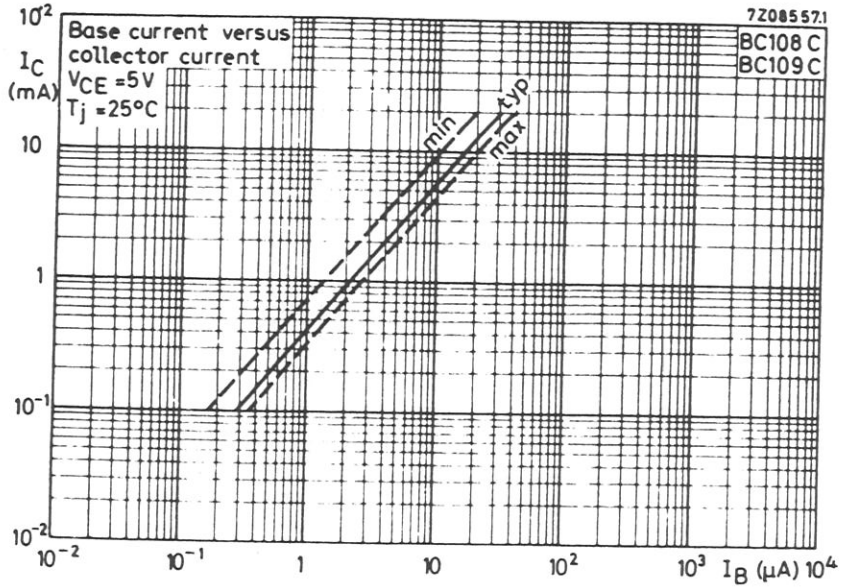


Fig. 7.

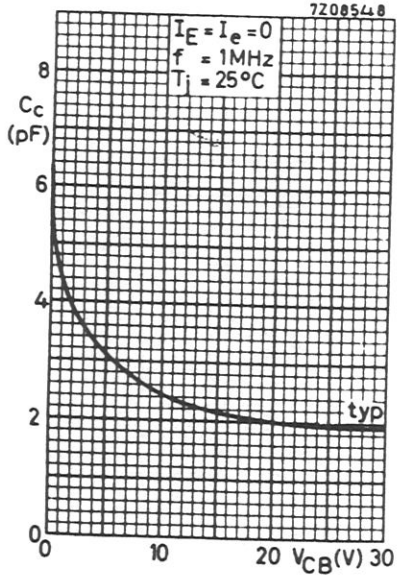


Fig. 8.

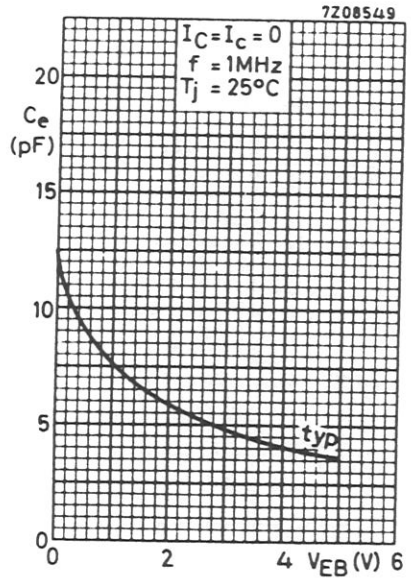


Fig. 9.

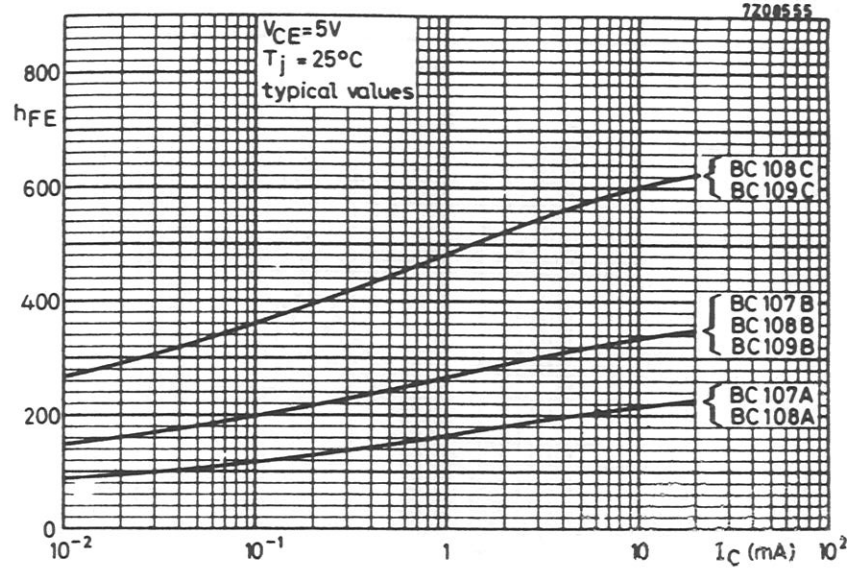


Fig. 10.

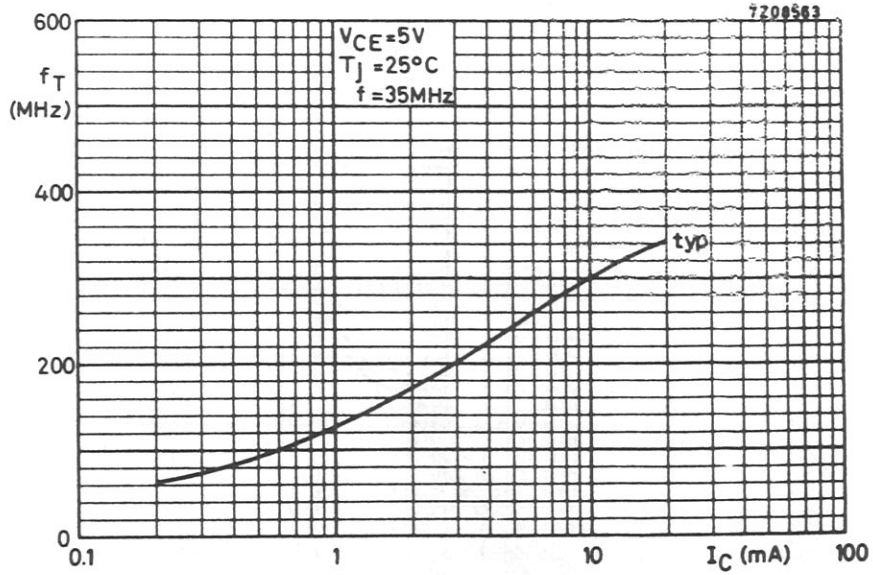


Fig. 11.

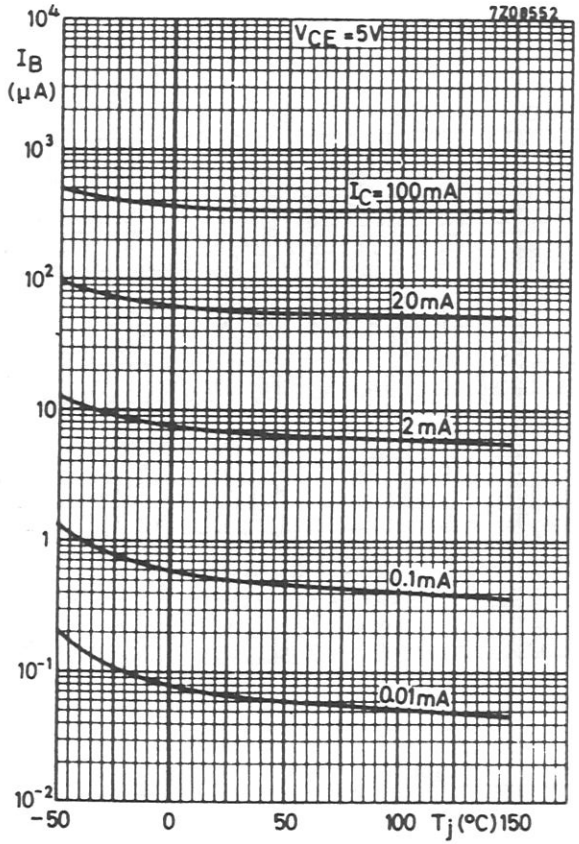


Fig. 12. Typical behaviour of base current versus junction temperature.

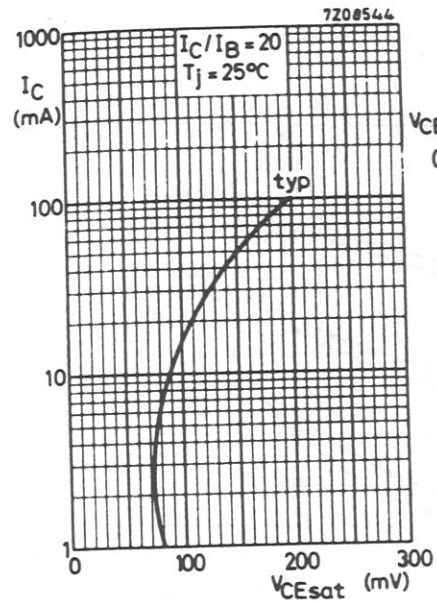


Fig. 13.

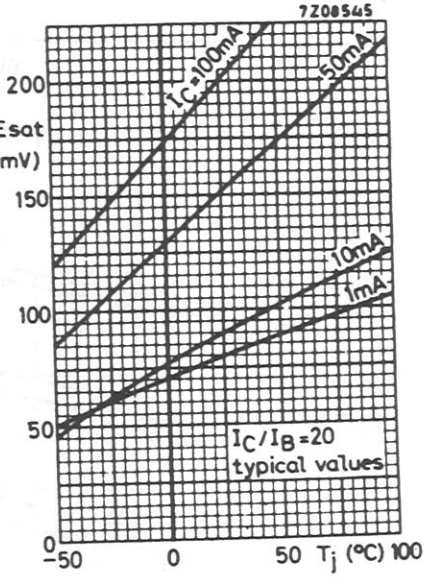


Fig. 14.

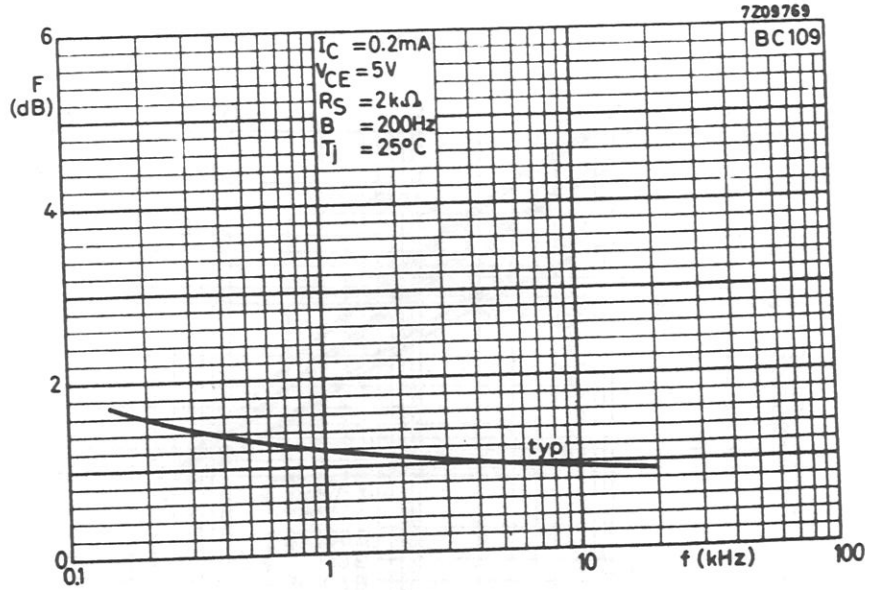


Fig. 15.

Curves of constant noise figure

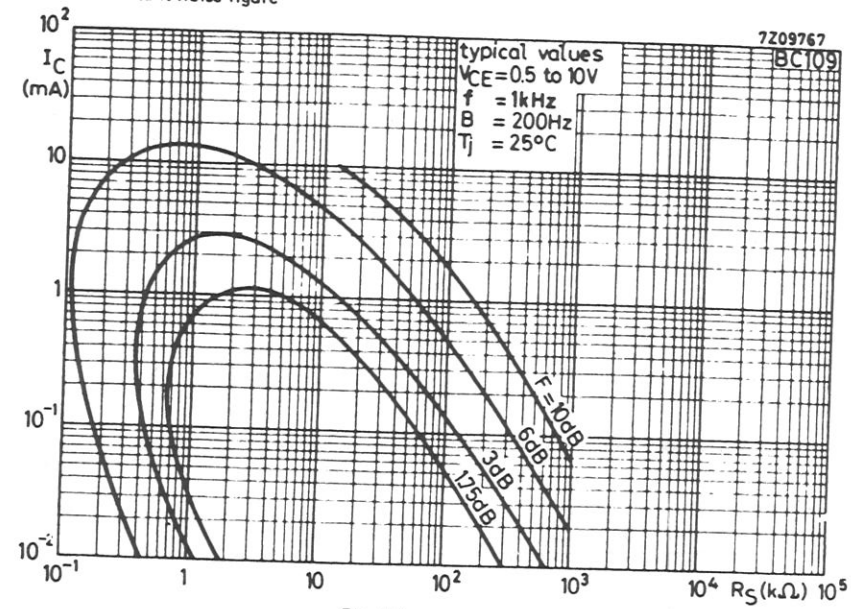


Fig. 16.

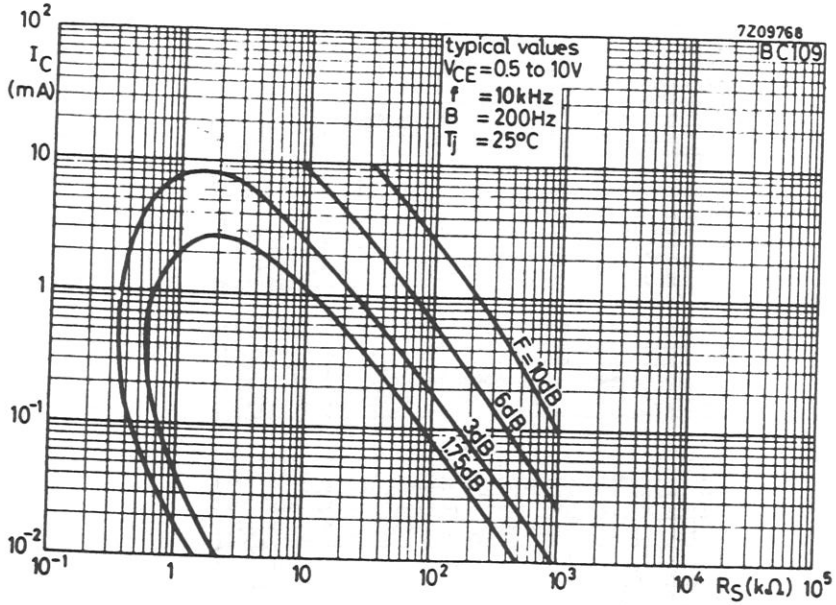


Fig. 17.

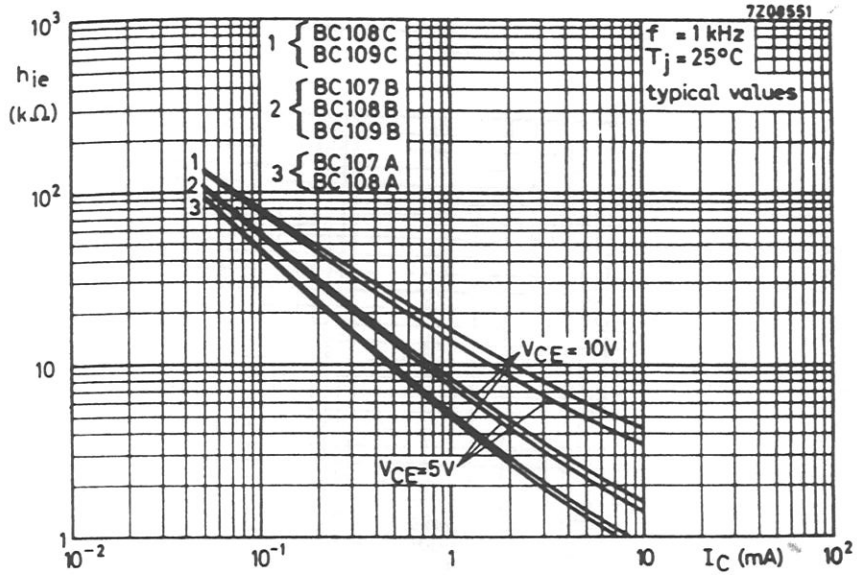


Fig. 18.

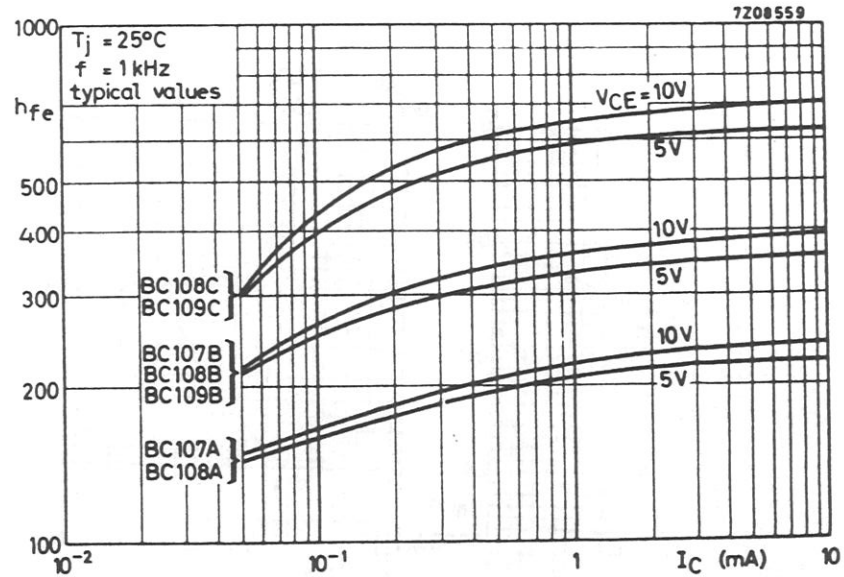


Fig. 19.

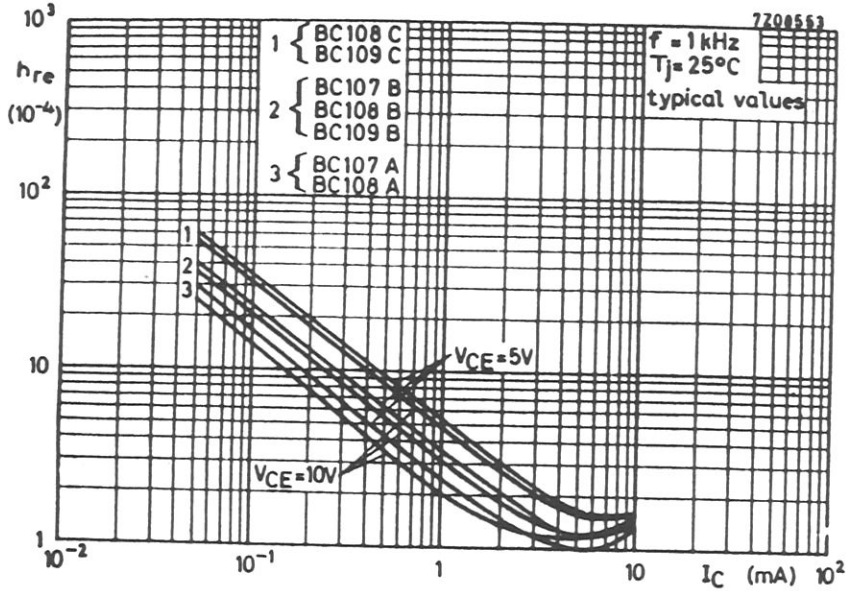


Fig. 20.

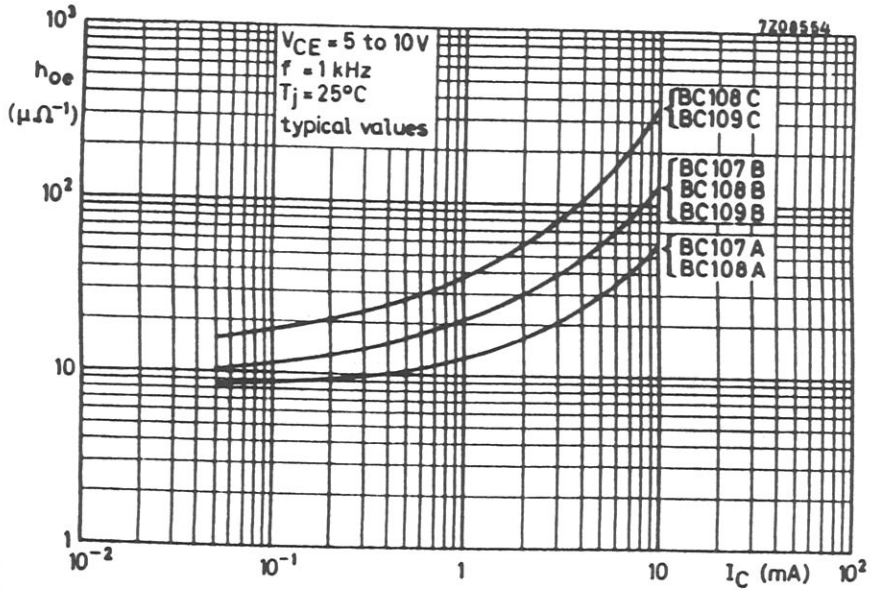


Fig. 21.

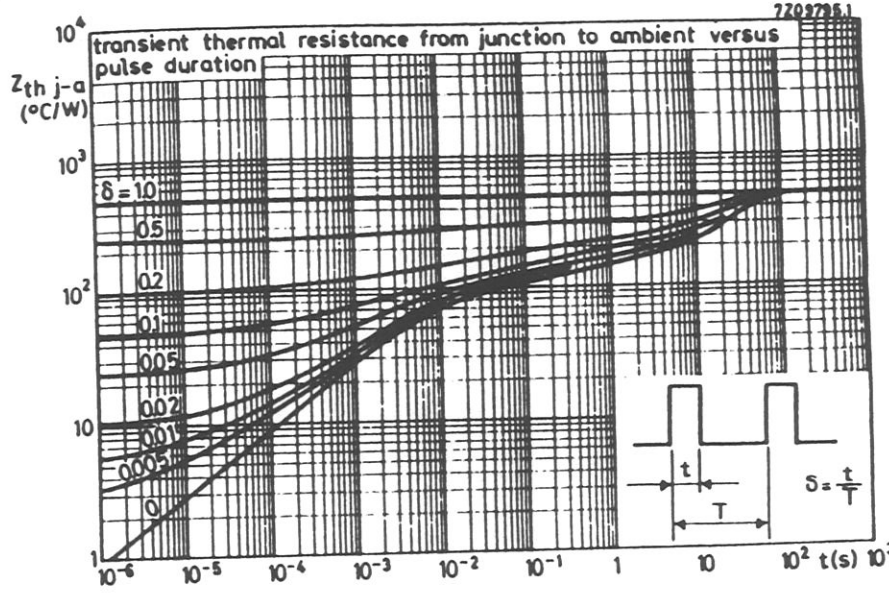


Fig. 22.

ELECTRONICA APLICACIONES

PRACTICA 3

OSCILADORES SINUSOIDALES

PRACTICA 3: OSCILADORES SINUSOIDALES

I. INTRODUCCION

Esta práctica consiste de tres partes y tres montajes. Mediante estos tres montajes, se pretende que el alumno conozca diferentes formas de construir osciladores. Las condiciones de arranque y mantenimiento de la oscilación en estos circuitos, así como la frecuencia de oscilación se pueden calcular de la expresión de la ganancia de lazo. Este método sirve cualesquiera que sea la topología del circuito oscilador. En condición de oscilación, la salida sinusoidal se ha de producir sin tener ninguna señal de entrada. Esto es posible siempre y cuando la ganancia de lazo, T(s) sea igual a -1. A partir de esta condición general se puede determinar tanto la frecuencia de oscilación como la condición de arranque y mantenimiento de dicha oscilación.

En cambio, la realización práctica de estos circuitos pone en evidencia ciertas dificultades en el arranque de algunos de ellos. Esto es así porque en algunos casos la condición de arranque del oscilador depende de algún parámetro del dispositivo activo, que tiende a variar. Si a la desigualdad que define la condición de arranque se le hace que sea fuertemente desigual, entonces garantizamos que el circuito arranque, con el peligro de que el circuito entre en saturación debido a la entrada de los polos en el semiplano derecho. Si por el contrario, la desigualdad se cumple muy débilmente, es posible que el circuito tarde bastante en arrancar o incluso no arranque. En general, se ha de buscar un compromiso entre ambos.

El primer montaje es un oscilador por red desfasadora y el elemento amplificador lo constituye un BJT en configuración de emisor común. La red desfasadora está constituida por una red R-C que se encarga de desfasar la señal 180º.

El segundo montaje consiste en un oscilador en puente de Wien que utiliza un amplificador operacional como elemento activo. La frecuencia de oscilación viene fijada por una pareja idéntica de resistencias y condensadores.

El último montaje utiliza un cristal como elemento reactivo en la red de realimentación. El cristal nos produce una frecuencia de oscilación muy estable y precisa, y es el método habitual de generar ondas de alta frecuencia de elevada precisión.

3.1 OSCILADOR EN DESPLAZAMIENTO DE FASE.

I. INTRODUCCION.

El oscilador de la figura 1 utiliza una red R-C para efectuar un desplazamiento en la fase de la señal de salida, realimentándola a la etapa emisor común. Los 3 condensadores idénticos C y las Rs de esta red desfasadora son las que determinan la frecuencia de oscilación, mientras la condición de arranque viene fijada por R, Rc1 y la hfe del transistor.

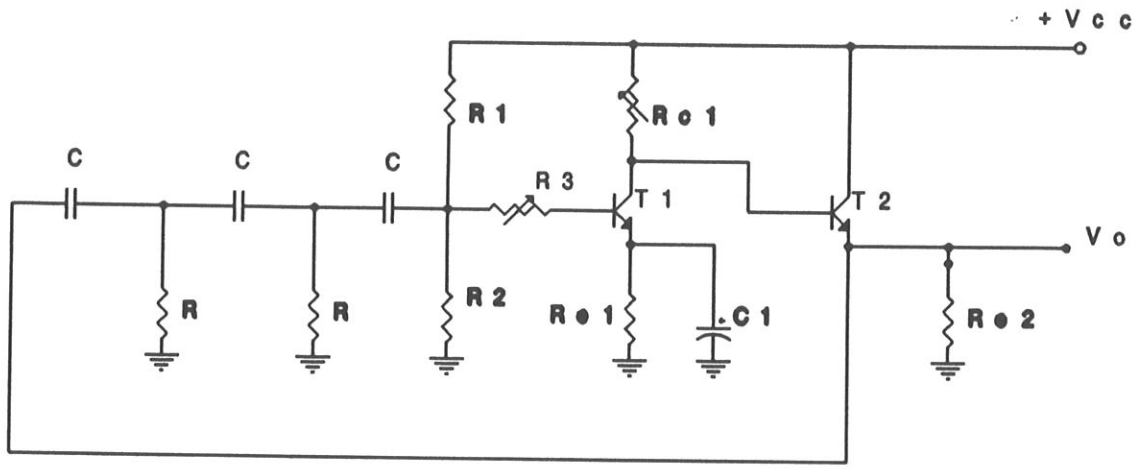


Figura 1

II. MATERIAL NECESARIO.

Resistencias

R_1=68kΩ R_2=56kΩ R_{E2}=10kΩ R_{E1}=10kΩ
R_3=ajustable de 2,5kΩ R_{C1}=ajustable de 1kΩ
3 x R=?? (diseñar)

Condensadores

3 x C=?? (diseñar) C_1=1μF (12V) electrolítico

Transistores

2 x BC108 o equivalente

III. ESTUDIO PREVIO.

En el análisis del circuito de arriba, es evidente que no existe ningún punto de alta impedancia en donde podríamos romper el circuito y analizar T(s). En este caso, optamos por romper el lazo de realimentación en la base del transistor T1, tomando

como entrada la corriente de base i_{b1}. Al romper el lazo, se han de tomar en cuenta los efectos de carga, y por tanto, se ha de reflejar Z_{in} en el extremo derecho del lazo abierto. Finalmente, sustituyendo el modelo a frecuencias medias de los transistores y analizando en señal, el circuito se nos reduce al mostrado en la figura 2.

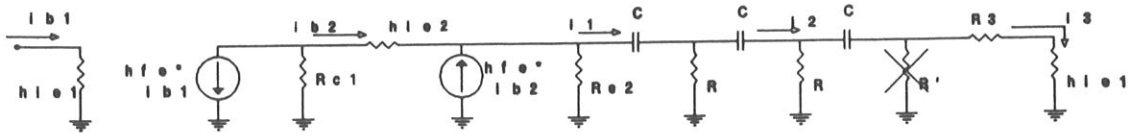


Figura 2

Lo que se pretende calcular del circuito de la figura 2 es la ganancia de lazo, T(s), de forma que al romper el lazo de realimentación, $-i_3/i_{b1}$ representaría la T(s). La figura 3 representa lo dicho esquemáticamente.

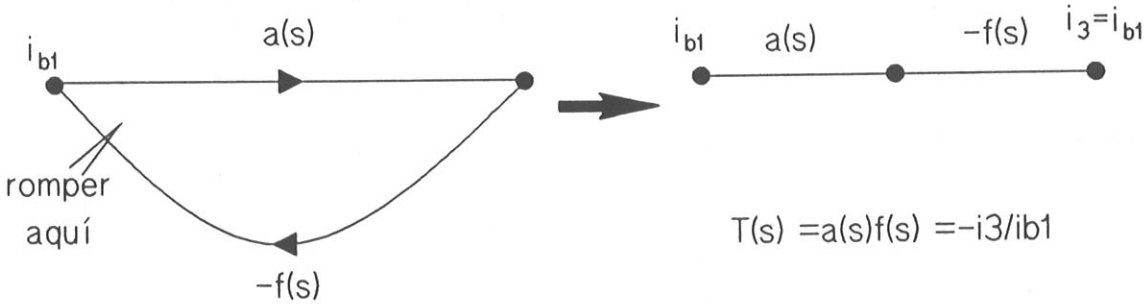


Figura 3

Efectuando un análisis de mallas del circuito 2 y tomando hfe=hfe1=hfe2, $h_{ie}=h_{ie1}=h_{ie2}$ y $R_1||R_2$ -->∞:

$$[R_{C1}+h_{ie2}+R_{E2}(1+h_{fe})]i_{b2} + h_{fe}R_{c1}i_{b1} - R_{E2}i_1-0 \quad (1)$$

$$\left[\frac{1}{jwC}+R+R_{E2}\right]i_1 -[h_{fe}+1]R_{E2}i_{b2} -i_2R -0 \quad (2)$$

$$-Ri_1+\left[2R+\left(\frac{1}{jwC}\right)\right]i_2-Ri_3-0 \quad (3)$$

$$\left[R_3+h_{ie1}+R+\left(\frac{1}{jwC}\right)\right]i_3-R\,i_2-0 \quad (4)$$

esta última es simplemente:

$$\left[2R+\left(\frac{1}{jwC}\right)\right]i_3-R\,i_2=0 \tag{5}$$

Sustituyendo (5) en (3):

$$i_1-\frac{1}{R}i_3\left[\frac{1}{R}(2R+1/jwC)^2-R\right] \tag{6}$$

Aproximando hfe+1≈hfe y sustituyendo (6) y (4) en (2):

$$i_{b2}-i_3\cdot\frac{[(1/jwC)+R+R_{E2}][(2R+(1/jwC))^2-R^2]-2R^3-(R^2/(jwC))}{h_{fe}R_{E2}R^2} \tag{7}$$

Simplificando $[R_{C1}+h_{ie2}+R_{E2}(1+h_{fe})]\approx R_{E2}h_{fe}$, y sustituyendo (7) y (6) en (1) se obtiene:

$$i_3\left[\frac{\left[(1/jwC+R+R_{E2})\left[(2R+\frac{1}{jwC})^2-R^2\right]-2R^3-R^2/jwC\right]}{h_{fe}R_{E2}R^2}-\frac{R_{E2}}{R}[1/R(2R+1/jwC)^2-R]\right] \tag{8}$$

$$+[h_{fe}R_{C1}i_{b1}]=0$$

Desarrollando esta última:

$$\frac{i_3}{R^2}\left[(1/jwC+R+R_{E2})\left(\left(2R+\frac{1}{jwC}\right)^2-R^2\right)\right]-2R^3-\frac{R^2}{jwC}-R_{E2}\left(\left(2R+\frac{1}{jwC}\right)^2-R^2\right)+h_{fe}R_{C1}i_{b1}=0$$

y:

$$\frac{i_3}{R^2}\left[\left(\frac{1}{jwC}+R\right)\left(\left(2R+\frac{1}{jwC}\right)^2-R^2\right)-2R^3-\frac{R^2}{jwC}\right]+h_{fe}R_{C1}i_{b1}=0 \tag{10}$$

entonces la ganancia de lazo es:

$$T(s)=-\frac{i_3}{i_{b1}}=\frac{h_{fe}R_{C1}R^2}{\left(\frac{6R^2}{jwC}-\frac{1}{jw^3C^3}\right)+R^3-\frac{5R}{w^2C^2}} \tag{11}$$

Para obtener la frecuencia de oscilación y las condiciones de arranque y mantenimiento de la oscilación se aplica Imag[T(s)]=0 y Real[T(s)]=-1. Aplicando la primera condición:

Imag[T(s)]=0, entonces del denominador:

$$\frac{6R^2}{jwC}-\frac{1}{jw^3C^3} \tag{12}$$

de aquí:

$$w^2C^2-\frac{1}{6R^2} \tag{13}$$

finalmente:

$$w-\frac{1}{\sqrt{6}RC} \tag{14}$$

aplicando la segunda condición, Real[T(s)]=-1:

$$\frac{h_{fe}R_{C1}R^2}{R^3-\frac{5R}{w^2C^2}}=-1 \tag{15}$$

$$h_{fe}R_{C1}R^2-\frac{5R}{w^2C^2}-R^3 \tag{16}$$

$$h_{fe}R_{C1}R^2-\frac{5R}{\left(\frac{C^2}{6R^2C^2}\right)}-R^3 \tag{17}$$

$$h_{fe}R_{C1}R^2-30R^3-R^3 \tag{18}$$

con lo cual la condición que hace que los polos se sitúen justo en el eje jw es:

$$\frac{h_{fe}R_{C1}}{R}-29 \tag{19}$$

para que el circuito arranque:

$$\frac{h_{fe}R_{C1}}{R}>29 \tag{20}$$

IV. TRABAJO TEORICO.

1. Diseñar los componentes R y C para una frecuencia de oscilación de 1,5 kHz. Tomar $R_{C1}=640\Omega$.

2. Escoger R_3 adecuadamente, teniendo en cuenta la h_{ie} del transistor.

V. TRABAJO DE LABORATORIO

1. Comprobar el funcionamiento del circuito con el condensador C calculado para 1,5kHz. En caso de que se tengan que ajustar R_{C1} y R_3, anotar su nuevo valor.

2. Realizar una gráfica correspondiente a 1/C - f siendo C la capacidad de los condensadores de la red desfasadora y f la frecuencia de oscilación. Utilizar 5 valores diferentes para C entre 1nF y 100nF.

3.2 OSCILADOR EN PUENTE DE WIEN.

I. INTRODUCCION

El oscilador de la figura 1 utiliza un puente de Wien para conseguir la oscilación. En este circuito, se ha utilizado un amplificador operacional como elemento activo, mientras que los elementos R y C son los que definen la frecuencia de oscilación, y las resistencia R_1, R_2, R_3 y R_4 son las que fijan la ganancia de la etapa amplificadora. Los diodos zener D_{z1} y D_{z2} introducen una no-linealidad en el circuito para poder mantener las condiciones de arranque y mantenimiento simultáneamente.

El objetivo de esta práctica es primero, verificar las expresiones para la frecuencia de oscilación y condición de arranque obtenidas de la expresión de la ganancia de lazo y segundo, entender la importancia que tiene la red de zeners en el arranque y mantenimiento de la oscilación.

II. MATERIAL NECESARIO.

Resistencias

$R_1 = 150\Omega$
$R_2 = 820\Omega$
$R_3 = 2k\Omega$
$R_4 = ??$(diseñar) y $5{,}6k\Omega$
2 de $R = 15k\Omega$

Condensadores

2 de C = ?? (diseñar)

Diodos zener

2 de 5,1V

Circuitos Integrados

1 de μA741

III. ESTUDIO PREVIO

En el circuito de la figura, se pueden apreciar los zeners D_{z1} y D_{z2}. Estos dos zeners estarán en circuito abierto para tensiones V_{out}-V_{R1} muy pequeñas, típicamente cuando el circuito está arrancando. En ese caso la R_4 se ignora y el flujograma correspondiente en este estado viene a ser el mostrado en la figura 2.

3.2 OSCILADOR EN PUENTE DE WIEN.

I. INTRODUCCION

El oscilador de la figura 1 utiliza un puente de Wien para conseguir la oscilación. En este circuito, se ha utilizado un amplificador operacional como elemento activo, mientras que los elementos R y C son los que definen la frecuencia de oscilación, y las resistencia R_1, R_2, R_3 y R_4 son las que fijan la ganancia de la etapa amplificadora. Los diodos zener D_{z1} y D_{z2} introducen una no-linealidad en el circuito para poder mantener las condiciones de arranque y mantenimiento simultáneamente.

El objetivo de esta práctica es primero, verificar las expresiones para la frecuencia de oscilación y condición de arranque obtenidas de la expresión de la ganancia de lazo y segundo, entender la importancia que tiene la red de zeners en el arranque y mantenimiento de la oscilación.

II. MATERIAL NECESARIO.

Resistencias

$R_1 = 150\Omega$ $R_2 = 820\Omega$ $R_3 = 2k\Omega$
$R_4 = ??$(diseñar) y $5{,}6k\Omega$ 2 de $R = 15k\Omega$

Condensadores

2 de C = ?? (diseñar)

Diodos zener

2 de 5,1V

Circuitos Integrados

1 de μA741

III. ESTUDIO PREVIO

En el circuito de la figura, se pueden apreciar los zeners D_{z1} y D_{z2}. Estos dos zeners estarán en circuito abierto para tensiones V_{out}-V_{R1} muy pequeñas, típicamente cuando el circuito está arrancando. En ese caso la R_4 se ignora y el flujograma correspondiente en este estado viene a ser el mostrado en la figura 2.

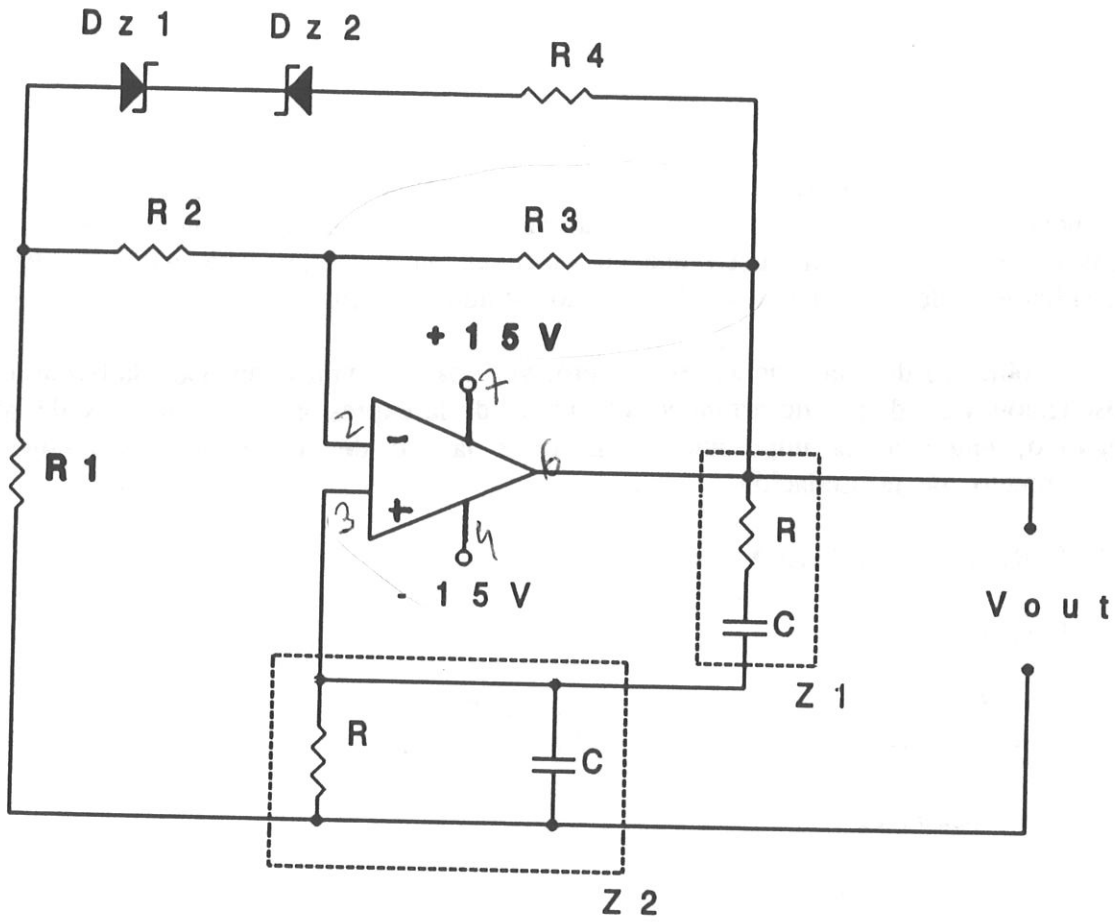


Figura 1

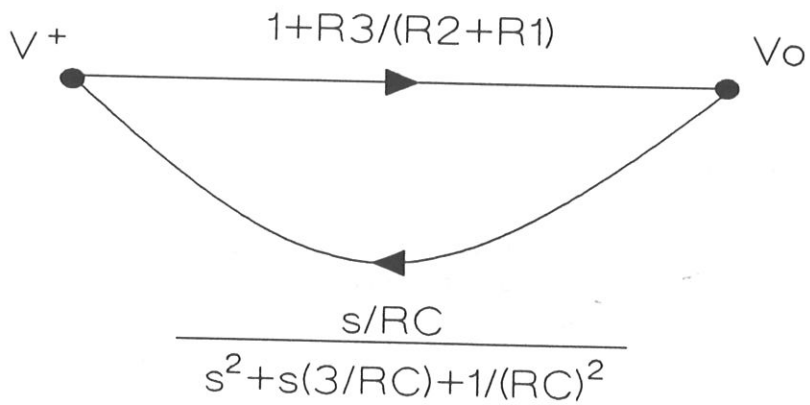


Figura 2

de este flujograma:

$$T(s) = \frac{-\left(1+\frac{R_3}{R_2+R_1}\right)\frac{s}{RC}}{s^2+s\left(\frac{3}{RC}\right)+\frac{1}{(RC)^2}} \quad (1)$$

aplicando la condición Imag[T(s)]=0 obtenemos:

$$s^2+\frac{1}{(RC)^2}=0 \quad (2)$$

y:

$$w=\frac{1}{RC} \quad (3)$$

donde w es la frecuencia de oscilación en rad/s.

Para que el circuito oscile, los polos han de estar situados sobre el eje jw y por tanto se ha de cumplir Real[T(s)]=-1:

$$\frac{-\left(1+\frac{R_3}{R_2+R_1}\right)\cdot\frac{1}{RC}}{\frac{3}{RC}} = -1 \quad (4)$$

y de aquí:

$$R_3=2(R_2+R_1) \quad (5)$$

Para que el circuito arranque correctamente, en la práctica R_3 ha de ser mayor que R_2+R_1, situando los polos en el semiplano derecho:

$$R_3>2(R_2+R_1) \quad (6)$$

Cuando Vout supera un cierto valor de tensión, los zeners comienzan a conducir. Al conducir los zeners, la R_4 aparece también en la realimentación negativa del amplificador operacional, modificando así la ganancia que existe entre V+ y Vout. Esta red por tanto se encarga de desplazar los polos del sistema realimentado hacia el semiplano izquierdo, consiguiendo que se mantenga la oscilación. Considerando el circuito en esta condición se llega al flujograma de la figura 3.

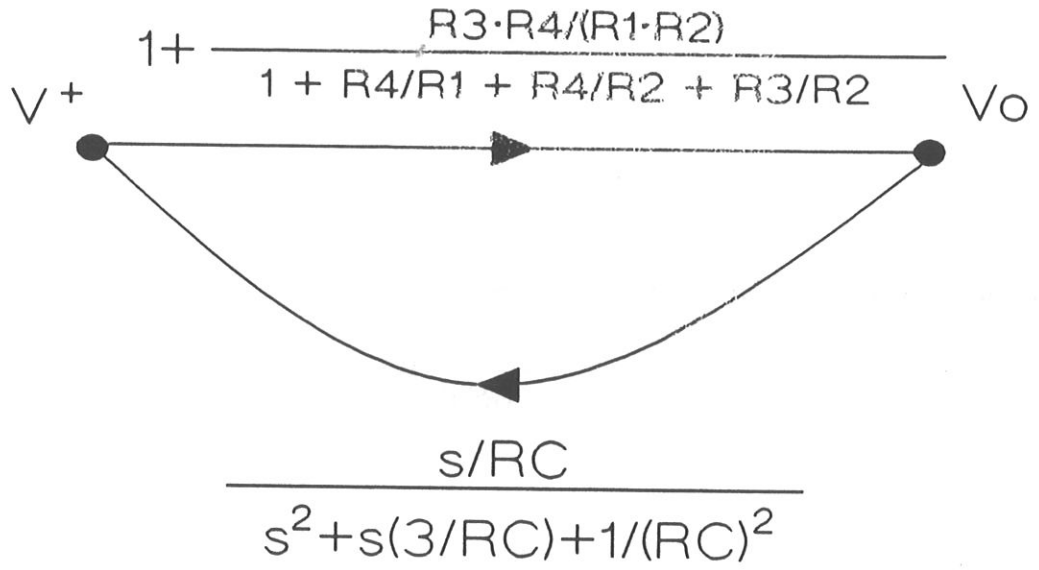


Figura 3

De este flujograma se puede obtener la ganancia de lazo T(s):

$$T(s) = -\frac{\left(1+\dfrac{\dfrac{R_3 \cdot R_4}{R_1 \cdot R_2}}{1+\dfrac{R_4}{R_1}+\dfrac{R_4}{R_2}+\dfrac{R_3}{R_2}}\right)\left(\dfrac{s}{RC}\right)}{s^2+s\left(\dfrac{3}{RC}\right)+\dfrac{1}{(RC)^2}} \tag{7}$$

de aquí puede volverse a aplicar la condición de oscilación, Real[T(s)]=-1:

$$1+\frac{\dfrac{R_3 \cdot R_4}{R_1 \cdot R_2}}{1+\dfrac{R_4}{R_1}+\dfrac{R_4}{R_2}+\dfrac{R_3}{R_2}} = 3 \tag{8}$$

Si bien antes se escogió R_3, R_2 y R_1 de acuerdo con el criterio (6) para garantizar el arranque del circuito, en este caso se escoge una R_4 adecuada para que una vez arrancado el circuito, los polos se desplacen al semiplano izquierdo:

$$\frac{\dfrac{R3 \cdot R4}{R1 \cdot R2}}{1+\dfrac{R4}{R1}+\dfrac{R4}{R2}+\dfrac{R3}{R2}} < 2 \tag{9}$$

10n 1kHz ✓ ⇒ 100M = 1/C
22n 480Hz ✓ ⇒ 45,45 M
⇒ 6,8n 2kHz ✓ ⇒ 147,1M
68n ~~152Hz~~ 154 ✓ ⇒ 14,7 M
15n 704 Hz ✓ ⇒ 66,7M

6,8 10 15 22 68

IV. TRABAJO TEORICO.

1. Demostrar el flujograma de la figura 3 a partir del esquema del circuito.

2. Teniendo en cuenta una R=15kΩ, calcular el valor de C necesario para una frecuencia de 1kHz.

3. Teniendo en cuenta la expresión 16, calcular un valor adecuado de R_4. (Nota: si la señal que da el oscilador no es tal y como debía ser, escoger un nuevo valor de R_4).

V. TRABAJO DE LABORATORIO.

1. Observar la señal a la salida del oscilador para el valor calculado en IV.2, Dibujar la gráfica a escala.

2. Realizar una gráfica correspondiente a 1/C - f siendo C la capacidad de los condensadores del puente y f la frecuencia de oscilación. Utilizar 5 valores diferentes para C entre 6,8nF y 22nF.

3. Utilizar una R_4=5,6kΩ, ¿Qué ocurre con la señal de salida? ¿Por qué?

3.3 OSCILADOR EN CRISTAL

I.INTRODUCCION

Cuando se desea utilizar un oscilador con muy buena estabilidad frecuencial (baja sensibilidad a los cambios de temperatura, tolerancias de los componentes así como a los cambios en la tensión de alimentación) un cristal piezoeléctrico de cuarzo es normalmente utilizado como elemento resonante en el circuito oscilador.

Cuando una tensión continua es aplicada a los electrodos del cristal, este causa una deformación (se retuerce o encorva) dependiendo del corte del cristal. Así mismo, si el cristal se deforma mecánicamente esto a su vez causa que una tensión aparezca en los electrodos conectados a su superficie. El cristal puede actuar también como un resonador mecánico: un cristal con un cierto desplazamiento mecánico comenzará a vibrar una vez suelto y vibrará con muy poco amortiguamiento. Esta vibración periódica inducirá una tensión alterna, tensión que puede ser amplificada y realimentada al cristal para mantener al cristal en vibración. Este es el principio utilizado en los osciladores con cristal en aplicaciones tan diversas como es la instrumentación y medida, circuitos de comunicación y ordenadores.

II. MATERIAL DE LABORATORIO

II.1 INSTRUMENTOS

- Fuente de alimentación variable
- Osciloscopio
- Sondas

II.2 COMPONENTES

$R_1 = 1M\Omega$ $R_L = 2,7k\Omega$ $C_1 = 4,7nF$ $C_3 = 27pF$
Q1 = BC108 X_1 es un cristal de 1MHz

III. ESTUDIO PREVIO

Análisis del circuito

El análisis detallado del circuito de la figura 1 se ha efectuado en la clase de teoría. De ese análisis se desprende que en situaciones normales para el mostrado Oscilador de Pierce (también llamado oscilador de Clapp), la frecuencia de oscilación depende en gran medida del cristal y su frecuencia serie resonante (f_s) y en menor medida de los componentes externos al cristal.

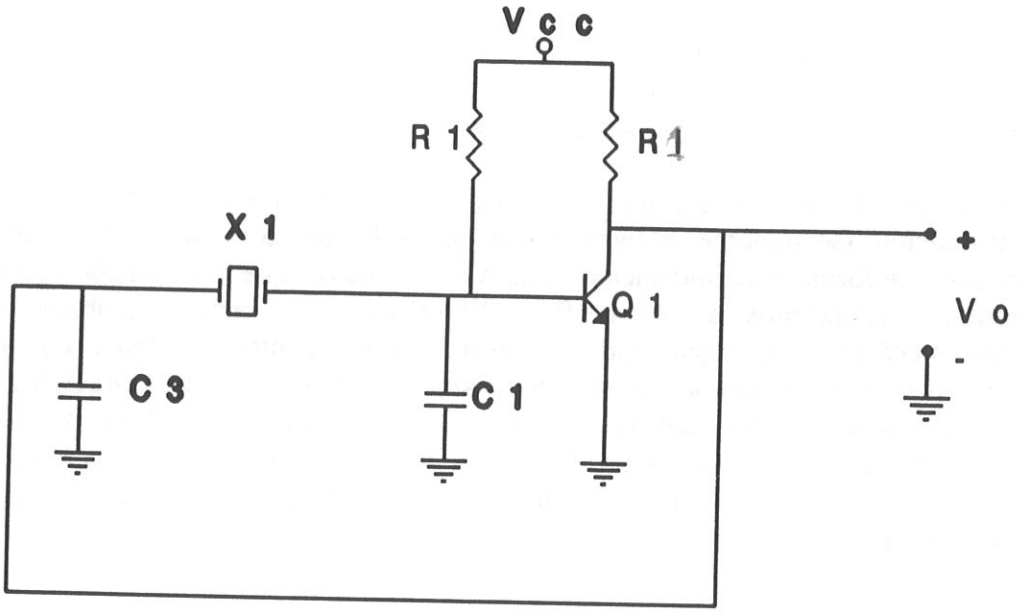
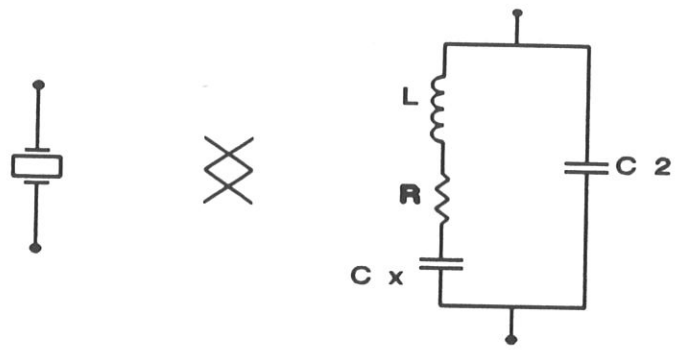


Figura 1

Para efectuar este análisis, se ha de sustituir el cristal por su circuito equivalente:



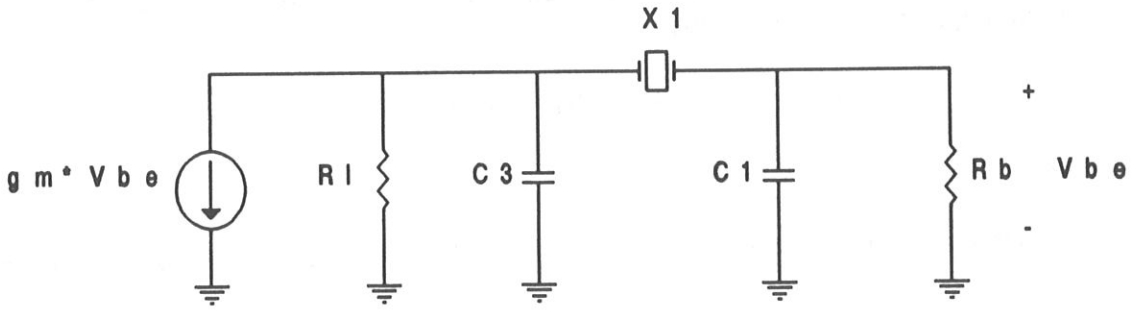
calculando la impedancia del cristal se llega a la siguiente expresión:

$$Z(s) = \frac{s^2 C_x L + sRC_x + 1}{s\left[s^2\left(\frac{LC_2C_x}{C_x + C_2}\right) + s\left(\frac{RC_2C_x}{C_x + C_2}\right) + 1\right](C_x + C_2)}$$

normalmente $R \approx 0$ por lo cual se simplifica a:

$$Z(s) = \frac{s^2 LC_x + 1}{s\left[s^2\left(\frac{LC_xC_2}{C_x + C_2}\right) + 1\right](C_x + C_2)}$$

si ahora tomamos el circuito equivalente de nuestro oscilador:



donde $R_b = R_1 \,||\, hie$

es posible analizar la ganancia de lazo T(s) a partir de este circuito tal y como se ha hecho en la clase de teoría. La función de transferencia resultante será:

$$T(s) = \frac{g_m C_2(w_p^2 + s^2)}{s^3(C_1C_3 + C_1C_2 + C_3C_2) + s^2(C_1G_L + G_LC_2) + s(C_1C_3w_s^2 + C_1C_2w_p^2 + C_3C_2w_p^2) + G_L(C_1w_s^2 + C_2w_p^2)}$$

donde:

$$G_L = 1/R_L$$

$$w_p^2 = \frac{C_x + C_2}{LC_xC_2}$$

$$w_s^2 = \frac{1}{LC_x}$$

de aquí es posible obtener la frecuencia de oscilación del circuito, así como las condiciones de arranque y mantenimiento de la oscilación.

R_1 y R_L se escogen para polarizar correctamente el BJT, tomando en cuenta que hie=1kΩ, hfe=100 aproximadamente. Si diseñamos para una tensión de alimentación VCC=5,5V y una corriente de emisor de 500μA:

$$I_b = I_e/hfe = 500\mu A/100 = 5\mu A$$

$$R_1 \approx Vcc/I_b = 5{,}5V / 5\mu A = 1M\Omega$$

$$y\ R_L = 2{,}7k\Omega$$

Para que la ganancia de lazo obtenida sea válida, la impedancia vista desde la base del transistor BJT a la frecuencia de oscilación ha de ser mucho mas grande que la reactancia de C_1. En tales condiciones la impedancia de la base se puede despreciar. La condición que se ha de cumplir:

$$1/wC_1 << R_b = r_\pi || R_1 = 1k\Omega \ || \ 1M\Omega \approx 1k\Omega$$

para ello se escoge C_1=4,7nF

La condición de arranque y mantenimiento de la señal sinusoidal viene dada por:

$$C_3 > C_1 /(g_m R_L)$$

esta condición hace que los polos se sitúen en el S.M.D., haciendo que el circuito arranque ante un pequeño impulso de señal (por ej. a causa del ruido ambiental). Es evidente que la condición de arranque depende del parámetro g_m del transistor, lo que indica que aunque se ha utilizado una g_m de 100mmhos esto sirve como una guía únicamente y en la práctica es preciso ajustar. Observar que si la ganancia de lazo es demasiado elevada los polos se sitúan muy hacia la derecha del eje imaginario y entonces la señal comenzará a saturar. Por el contrario si la ganancia de lazo es demasiado pequeña los polos se situarán en el S.M.I. y el circuito nunca arrancará. Calculemos:

$$C_3 > 4{,}7nF / (100E\text{-}3 \text{ mhos} * 2{,}7k\Omega)$$

$$C_3 > 17pF$$

escogemos C_3=27pF

IV. TRABAJO DE TEORIA

1. Calcular la frecuencia a la cual funcionará el oscilador.
2. Comentar la señal que se obtendría a la salida del montaje de la figura 2.

V. TRABAJO DE LABORATORIO

Montar el circuito oscilador alimentando a 5,5V y observar la salida utilizando el osciloscopio. Dibujar esta señal en el informe final indicando las tensiones de pico (en

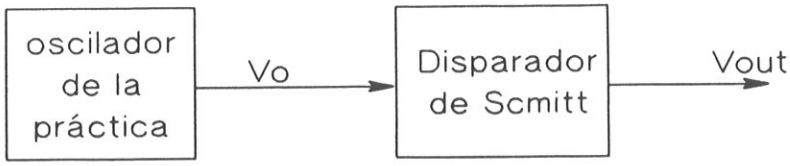


Figura 2

DC) así como la frecuencia.

Sustituir el BJT empleado por otro igual. Observar si hay algún cambio en la señal y en el arranque del circuito.

Sustituir el condensador C_3 por uno de 10pF. Observar la salida, ¿hay algún cambio en la frecuencia de oscilación? Volver a substituir el original.

Sustituir el condensador C_1 por uno de 2,2nF, observar la señal de salida y comentar si existe algún cambio en la frecuencia de oscilación.